

03-9805-TS-B (2)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-251174

(43)Date of publication of application : 08.10.1990

(51)Int.Cl.

H01L 27/14

H01L 31/10

(21)Application number : 01-072913

(71)Applicant : HAMAMATSU PHOTONICS KK

(22)Date of filing : 24.03.1989

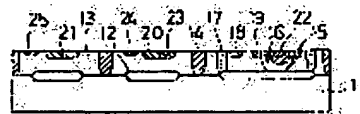
(72)Inventor : YAMAGUCHI SEIJI
SAWARA MASAOKI

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To increase the working speed of a photodetector, and to improve the high-frequency characteristics of the photodetector by setting the impurity concentration of the emitter of a reverse transistor in an ILL (Integrated Injection Logic) region independent of the concentration of an epitaxial layer.

CONSTITUTION: An N well formed by an impurity region 15 is shaped so as to cover an internal base region 16, thus setting the impurity concentration of the emitter of a reverse transistor in an ILL region regardless of the impurity concentration of an epitaxial layer 13. Consequently, the impurity concentration of the impurity region 15 is set at a high value and the impurity concentration of the emitter can be increased, and the epitaxial layer 13 can be shaped at high resistivity as $40\Omega\text{cm}$. As a result, the impurity concentration of the epitaxial layer 13 interposed between the impurity region 21 of a photodiode formed in a light-receiving circuit region and an impurity region 25 is lowered, and junction capacitance generated between the anode 21 and the cathode 13 is reduced. Accordingly, the photodiode is operated at high speed, and the high-frequency characteristics of the photodiode are improved.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-251174

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)10月8日

H 01 L 27/14
31/107377-5F H 01 L 27/14
7733-5F 31/10

Z

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 平1-72913

⑰ 出 願 平1(1989)3月24日

⑱ 発 明 者 山 口 誠 二 静岡県浜松市市野町1126番地の1 浜松ホトニクス株式会
社内⑲ 発 明 者 佐 原 正 哲 静岡県浜松市市野町1126番地の1 浜松ホトニクス株式会
社内⑳ 出 願 人 浜松ホトニクス株式会 静岡県浜松市市野町1126番地の1
社

㉑ 代 理 人 弁理士 長谷川 芳樹 外3名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

第1の第1導電型不純物領域と、この第1の第1導電型不純物領域に形成された第1導電型ウェルと、この第1導電型ウェルに形成された第1の第2導電型不純物領域と、この第1の第2導電型不純物領域に形成された第2の第1導電型不純物領域と、前記第1の第1導電型不純物領域に形成された第2の第2導電型不純物領域とからIILが構成され、

前記第1の第1導電型不純物領域に形成された第3の第2導電型不純物領域と、前記第1の第1導電型不純物領域とから受光素子が構成され、

前記IILとこの受光素子とは電気的に絶縁されて同一の半導体基板に形成されることを特徴とする半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はIIL(Integrated Injection Logic: インテグレートッド・インジェクション・ロジック)によるデジタル回路等と受光回路とが同一基板に形成されるデジタル回路・受光回路等の混在回路を構成する半導体装置に関するものである。〔従来の技術〕

従来、IILとホトダイオードとが同一基板に構成された半導体装置としては例えば第2図に示される構造のものがあり、このIIL部の等価回路は第3図に示される。

デジタル回路を構成するIILは横形(ラテラル)のpnpトランジスタ1と、逆方向で縦形のnpnトランジスタ2とから構成されている。p型の半導体基板3にはn型のエピタキシャル層4が形成され、このエピタキシャル層4はトランジスタ1のベースおよびトランジスタ2のエミッタに相当するものになっている。また、エピタキシャル層4にはトランジスタ1のエミッタに相当す

るインジェクタがp型の不純物領域5により形成されてInJ.端子に引き出され、同時にトランジスタ1のコレクタおよびトランジスタ2のベースに相当するp型の不純物領域6が形成されてIN端子に引き出されている。さらに、p型の不純物領域6にはトランジスタ2のマルチコレクタに相当するn⁺型の不純物領域7、8、9が形成され、O1、O2、O3端子に引き出されている。

また、受光回路を構成するホトダイオードは、分離領域27により電気的に絶縁された同一基板3上のエピタキシャル層4に形成され、p型の不純物領域28とn型のエピタキシャル層4および不純物領域29とから構成されている。

〔発明が解決しようとする課題〕

上記従来のIILを構成する半導体装置においては、逆方向のnpnトランジスタ2のエミッタ接地電流増幅率(β_U)は少なくとも2ないしはそれ以上であることが必要である。このためには、トランジスタ2の注入効率を上げることが必要であり、注入効率を上げるためにはエミッタ不純物

濃度は出来るだけ高く、また、ベース不純物濃度は出来るだけ低くしなければならない。従って、トランジスタ2のエミッタ不純物濃度、すなわち、エピタキシャル層4の比抵抗は高くとも $1\Omega\cdot\text{cm}$ 程度の値に設定され、膜厚は $8\mu\text{m}$ に形成されてエミッタ不純物濃度は高く設定される。

しかしながら、エピタキシャル層4の比抵抗を低く設定すると、ホトダイオードの不純物領域28と不純物領域29との間に介在する不純物濃度が高くなり、不純物領域28とエピタキシャル層4との間に生じる接合容量が大きくなってホトダイオードは高速に動作することが出来なくなり、また、ホトダイオードの高周波特性が劣化するという課題があった。

〔課題を解決するための手段〕

本発明はこのような課題を解消するためになされたもので、第1の第1導電型不純物領域と、この第1の第1導電型不純物領域に形成された第1導電型ウェルと、この第1導電型ウェルに形成された第1の第2導電型不純物領域と、この第1の

- 3 -

第2導電型不純物領域に形成された第2の第1導電型不純物領域と、第1の第1導電型不純物領域に形成された第2の第2導電型不純物領域とからIILが構成され、第1の第1導電型不純物領域に形成された第3の第2導電型不純物領域と、第1の第1導電型不純物領域とから受光素子が構成され、IILと受光素子とは電気的に絶縁されて同一の半導体基板に形成されたものである。

〔作用〕

第1導電型ウェルに第1の第2導電型不純物領域を形成する構造をとったため、第1の第1導電型不純物領域の濃度は第1導電型ウェルの不純物濃度とは無関係に設定することが可能になる。

〔実施例〕

第1図は本発明の一実施例による半導体装置を製造する際の各製造工程の断面図を表し、この半導体装置はデジタル回路、アナログ回路、受光回路の混在回路を構成する。

シリコン(Si)を材料とし $10\Omega\cdot\text{cm}$ の比抵抗を持つp型の半導体基板11に、アンチモン

- 4 -

(Sb)を材料として選択的にn⁺型の埋込層12が形成される。この後、気相成長技術により比抵抗が $4\Omega\cdot\text{cm}$ で膜厚が $8\mu\text{m}$ のn型のエピタキシャル層13が形成される(第1図(a)参照)。

さらに、周知の酸化技術、拡散技術および写真技術等を用い、各回路領域を電気的に絶縁して分離するためのボロン(B)が選択的に拡散され、後に分離領域となる不純物領域14が形成される(同図(b)参照)。

次に、エピタキシャル層13上に形成された図示しないフォトリジストをマスクにし、所定の領域にのみ開口するようにパターンニングされて得られた拡散窓を通じてリン(P)が選択的に注入され、n⁺型の不純物領域15が形成される(同図(c)参照)。この不純物領域15は以下の各製造工程を経ることにより、IILの逆方向トランジスタのエミッタに相当するNウェルになる。また、リンの注入は、加速電圧が 100KeV で注入量が $5\times 10^{12}[\text{ion/cm}^2]$ で行われ、注入

- 5 -

- 6 -

後、900℃の窒素ガス中において30分間のアニール処理が行われる。

次に、リン注入の際に用いた上記と同一の拡散窓を通じてボロンが注入され、p型の不純物領域である内部ベース領域16が形成される(同図(d)参照)。この内部ベース領域16は以下の各製造工程を経ることにより、IILの逆方向トランジスタのベースに相当するものになる。また、ボロンの注入は、加速電圧が50 [KeV]で注入量が 1×10^{13} [ion/cm²]で行われる。

次に、不純物領域14、不純物領域15および内部ベース領域16は熱拡散され、エピタキシャル層13の中程まで引き伸ばされる(同図(e)参照)。

次に、IILを構成する領域を囲む所定の位置にリンが選択的に拡散され、n⁺型のカラーとなる不純物領域17が形成される(同図(f)参照)。

次に、再び熱拡散が行われ、不純物領域14、不純物領域15、内部ベース領域16および不純

物領域17は引き伸ばされて所定のプロファイルになる。つまり、p型の不純物領域14はp型の半導体基板11にまで引き伸ばされ、各回路領域を完全に分離する分離領域に成長される。n⁺型の不純物領域15はn⁺型の埋込層12にまで引き伸ばされてNウェルが形成され、p型の内部ベース領域16は所定の形状にまで成長される。また、n⁺型の不純物領域17も埋込層12にまで引き伸ばされ、n⁺型のカラーが形成される(同図(g)参照)。

次に、ボロンが選択的に拡散されてp型の不純物領域18が形成され、この不純物領域18はIILの横形トランジスタのエミッタに相当するインジェクタになる。また、内部ベース領域16と一部が重なるようにp型の外部ベース領域19が形成される(同図(h)参照)。この内部ベース領域16と外部ベース領域19とが重なった部分はp⁺型の不純物領域を構成する。このp⁺型の不純物領域により、IILの逆方向トランジスタのコレクターエミッタ間を流れる電流は外部ベ

- 7 -

ース領域19と重ならないp型の内部ベース領域16に集中し、後述するように逆方向トランジスタの電流増幅率の向上に寄与される。

また、このボロンの選択拡散により、上記の不純物領域18、外部ベース領域19の形成と同時に、p型の不純物領域20、21が形成される。不純物領域20はアナログ回路領域に形成され、アナログ回路用トランジスタのベース領域に相当するものになる。また、不純物領域21は受光回路領域に形成され、ホトダイオードのアノード領域に相当するものになる。

次に、リンが選択的に拡散されることにより、IILによるデジタル回路領域において逆方向トランジスタのコレクタに相当するn⁺型の不純物領域22が形成される(同図(i)参照)。ここで、n⁺型の不純物領域22とp型の内部ベース領域16とn⁺型の不純物領域15とはIILの逆方向のnpnトランジスタを構成し、p型の不純物領域18とn型のエピタキシャル層13とp型の外部ベース領域19とはIILの横形のpn

- 8 -

pトランジスタを構成する。なお、図においては不純物領域22は1個しか形成されていないが、実際には複数個形成されてマルチコレクタを構成する。

また、このリンの選択拡散による不純物領域22の形成と同時に、アナログ回路領域において、トランジスタのエミッタ領域およびコレクタ領域(エピタキシャル層13)とのオーミック接触を取るためのコンタクト領域に相当するn⁺型の不純物領域23および24が形成される。また、受光回路領域において、ホトダイオードのカソード(エピタキシャル層13)とのオーミック接触を取るためのコンタクト領域に相当するn⁺型の不純物領域25が形成される。ここで、n⁺型の不純物領域23とp型の不純物領域20とn型のエピタキシャル層13とはアナログ回路用のnpnトランジスタを構成し、p型の不純物領域21とn型のエピタキシャル層13とはホトダイオードを構成する。

この後、図示しないアルミニウム(Al)スパ

- 9 -

- 10 -

ッタによるメタライゼーション工程に進められ、各領域を接続する配線が行われて半導体装置が完成される。

このような構造において、光信号はホトダイードに受光され、アナログ回路を構成するトランジスタおよびデジタル回路を構成するIILは受光した光信号に基づいて所定の信号処理を行う。さらに、処理された信号は所定の装置に供されることになる。

以上の本実施例によれば、不純物領域15により形成されるNウェルが内部ベース領域16を覆うように形成されているため、IIL領域における逆方向トランジスタのエミッタ不純物濃度はエピタキシャル層13の不純物濃度と関係なく設定することが可能になる。このため、従来はエピタキシャル層の比抵抗は高くても $1\Omega \cdot \text{cm}$ 程度にしか設定出来なかったが、上記実施例によれば、不純物領域15の不純物濃度を高く設定してエミッタ不純物濃度を高くすることが可能になり、かつ、エピタキシャル層13を $4\Omega \cdot \text{cm}$ という高い比抵抗

抗にて形成することが可能になる。

従って、受光回路領域に形成されるホトダイオードの不純物領域21と不純物領域25との間に介在するエピタキシャル層13の不純物濃度は低くなり、アノード（不純物領域21）〜カソード（エピタキシャル層13）間に生じる接合容量は少なくなる。このため、本装置により製造されるホトダイオードは高速に動作し、その高周波特性は向上する。

〔発明の効果〕

以上説明したように本発明は、第1導電型ウェルに第1の第2導電型不純物領域を形成する構造をとったため、第1の第1導電型不純物領域の濃度は第1導電型ウェルの不純物濃度とは無関係に設定することが可能になる。このため、同一半導体基板に形成される受光素子の電極間に介在する第1の第1導電型不純物濃度は低くなり、受光素子の電極間に生じる接合容量は減少して受光素子の動作は高速化し、かつ、その高周波特性は向上するという効果を有する。

— 11 —

4. 図面の簡単な説明

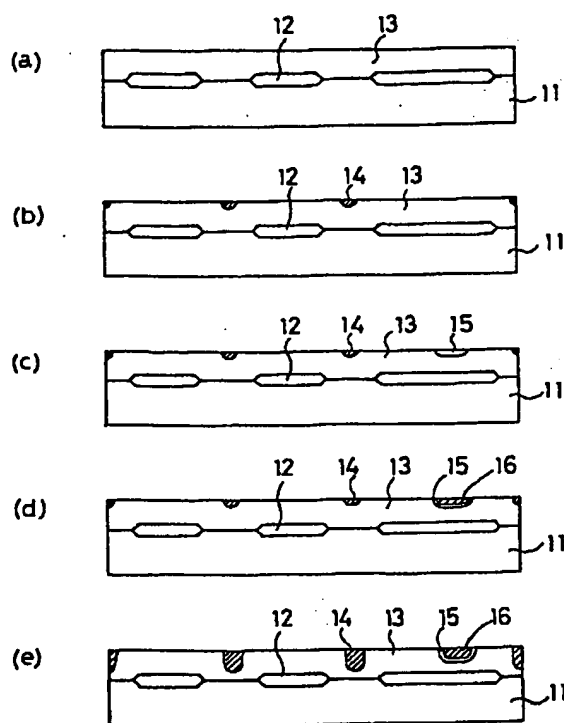
第1図(a)〜(f)は本発明の一実施例による装置の各製造工程における断面図、第2図は従来の装置の構造を表す断面図、第3図は第2図に示された従来の装置のIIL部の等価回路図である。

11…半導体基板(p型)、12…埋込層(n^+ 型)、13…エピタキシャル層(n型)、14…p型の不純物領域(分離領域)、15… n^+ 型の不純物領域(Nウェル)、16…内部ベース領域(p型)、17… n^+ 型の不純物領域(カラー)、18, 20, 21…不純物領域(p型)、19…外部ベース領域(p型)、22, 23, 24, 25…不純物領域(n^+ 型)。

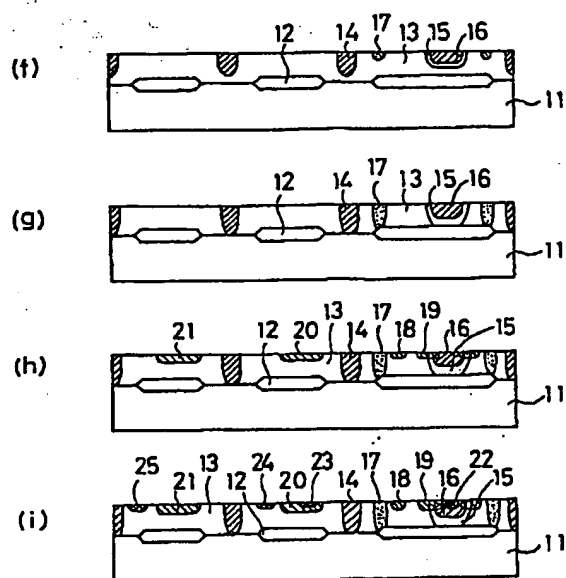
— 12 —

特許出願人 浜松ホトニクス株式会社
代理人弁理士 長谷川 芳 樹
岡 塩 田 辰 也

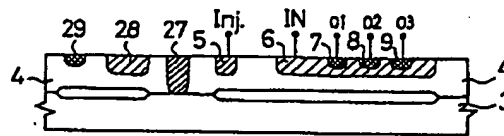
— 13 —



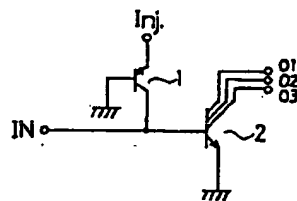
一実施例による各製造工程の断面図(前半)
第 1 図(1)



一実施例による各製造工程の断面図(後半)
第 1 図(2)



従来の構造
第 2 図



IIL 部の等価回路
第 3 図